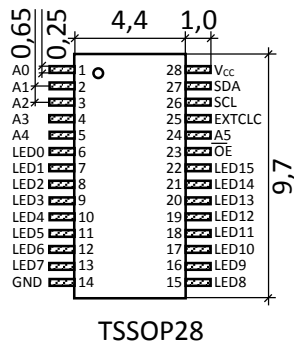
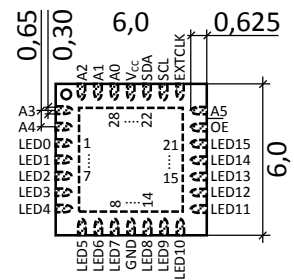




Выводы чипа PCA9685 в корпусе TSSOP28 (HVQFN28):



TSSOP28



HVQFN28

01 (26)	A0	Вход	состояния 0 бита основного адреса чипа на шине I2C
02 (27)	A1	Вход	состояния 1 бита основного адреса чипа на шине I2C
03 (28)	A2	Вход	состояния 2 бита основного адреса чипа на шине I2C
04 (01)	A3	Вход	состояния 3 бита основного адреса чипа на шине I2C
05 (02)	A4	Вход	состояния 4 бита основного адреса чипа на шине I2C
06 (03)	LED0	Выход	0 драйвера LED
07 (04)	LED1	Выход	1 драйвера LED
08 (05)	LED2	Выход	2 драйвера LED
09 (06)	LED3	Выход	3 драйвера LED
10 (07)	LED4	Выход	4 драйвера LED
11 (08)	LED5	Выход	5 драйвера LED
12 (09)	LED6	Выход	6 драйвера LED
13 (10)	LED7	Выход	7 драйвера LED
14 (11)	GND	Вывод	общий (-Упит)
15 (12)	LED8	Выход	8 драйвера LED
16 (13)	LED9	Выход	9 драйвера LED
17 (14)	LED10	Выход	10 драйвера LED
18 (15)	LED11	Выход	11 драйвера LED
19 (16)	LED12	Выход	12 драйвера LED
20 (17)	LED13	Выход	13 драйвера LED
21 (18)	LED14	Выход	14 драйвера LED
22 (19)	LED15	Выход	15 драйвера LED
23 (20)	OE	Вход	разрешения работы выходов драйверов (активный уровень, логический «0»)
24 (21)	A5	Вход	состояния 5 бита основного адреса чипа на шине I2C
25 (22)	EXTCLK	Вход	внешнего генератора (если вход не используется, то он должен быть подключён к GND)
26 (23)	SCL	Вывод	линии тактирования шины I2C
27 (24)	SDA	Вывод	линии данных шины I2C
28 (25)	Vcc	Вывод	питания постоянного тока (+Упит)

Выводы модуля:

OE	(SE)	(англ. Output Enable)	разрешение работы выходов модуля
SCL	(CL)	(англ. Serial Clock)	линия тактирования (интерфейс I2C)
SDA	(DA)	(англ. Serial Data)	линия данных (интерфейс I2C)
GND	(-, V _{SS} , V _{EE})	(англ. Ground)	общий (минус питания);
Vcc	(+, V _{CC} , V _{DD})		плюс питания чипа;
+V			плюс питания периферии;
PWM	(LED0...LED15)	(англ. Pulse Width Modulation)	выходы ШИМ (широотно-импульсная модуляция);

Чип PCA9685 снабжён:

- интерфейсом I2C; с фильтром помех на линиях SDA и SCL, и поддержкой режимов «Standard-mode» 100кГц, «Fast-mode» 400кГц, «Fast-mode Plus» 1МГц
- внутренним генератором; на 25 МГц
- регистрами данных; в том числе: 64 регистра управления ШИМ, 4 регистра адресов на шине I2C, 2 регистра режимов и регистр предделителя частоты
- компаратором контролирующим состояние напряжения V_{CC} и V_{POR}; если V_{CC} < V_{POR} - выполняется сброс и переход в режим ожидания
- двумя интегрированными схемами подключения выходов внутри чипа; схема с открытым стоком и схема с каскадным выходом
- входами аппаратной установки основного адреса на шине I2C; входы A5...A0 являются младшими битами адреса (старший бит равен логической «1»)
- входом управления выходами; вход OE позволяет отключать выходы, переводя их в один из логических уровней, или в состояние высокого импеданса
- входом подключения источника внешнего тактирования; с частотой до 50 МГц

Питание модуля:	3,3 или 5	V	оба напряжения входят в диапазон допустимых
Питание чипа: (V _{CC})	2,3 ... 5,5	V	постоянного тока
Сбой питания: (V _{POR})	... 2,0	V	константа используемая компаратором (номинально 1,7в)
Потребляемый ток:	... 10	мА	в рабочем режиме (номинально 6мА)
	... 15,5	мкА	в режиме ожидания (номинально 2,2мкА)
Ток нагрузки на выходах:	... 25	мА	при V _{CC} = 5В и выходом с открытым стоком (флаг OUTDRV=0)
	... 10	мА	при V _{CC} = 5В и каскадным выходом чипа (флаг OUTDRV=1)
Частота тактирования:	25	МГц	внутренний генератор (±3%)
	0 ... 50	МГц	внешний источник тактирования
Количество каналов ШИМ:	16	шт.	с поддержкой «горячего» подключения устройств к выходам
Разрешение ШИМ:	12	бит	4096 тактов (рабочий цикл от 0 до 100%)
Выходная частота ШИМ:	24 ... 1526	Гц	для внутреннего генератора 25 МГц (зависит от частоты тактирования и значения предделителя)
Рабочая частота шины I2C:	... 1	МГц	с поддержкой 100кГц, 400кГц, 1МГц (ёмкость до 4000пФ)
Уровень «0» на шине I2C:	-0,5 ... 0,3 V _{CC}	V	
Уровень «1» на шине I2C:	0,7 V _{CC} ... V _{CC} +0,3	V	
Рабочая температура:	-40 ... 85	°C	

Флаг OUTDRV является 2 битом регистра MODE2

Область применения:

- Включение светодиодов (подсветка клавиатур, подсветка ЖК дисплеев, управление светодиодами RGB и RGBA, вывод информации на светодиодные дисплеи).
- Управление сервоприводами, электродвигателями, шаговыми двигателями (непосредственно или через внешние драйверы).
- Расширение количества выводов микроконтроллеров (как цифровых, так и ШИМ) по шине I2C.
- Управление иными устройствами используя возможности программного изменения частоты, скважности и фазы сигнала на каждом из 16 выходов модуля, а также возможности программного выбора схемы подключения выходов, инверсии сигналов и перевода выходов в состояние высокого импеданса.

Регистры чипа PCA9685:

Названия регистров	Адрес	Данные регистров								Доступ	Примечание		
		7 бит	6 бит	5 бит	4 бит	3 бит	2 бит	1 бит	0 бит				
MODE1	0x00	RESTART	EXTCLK	AI	SLEEP	SUB1	SUB2	SUB3	ALLCALL	R/W	Флаги	определяющие работу чипа	
MODE2	0x01	0	0	0	INVRT	OCH	OUTDRV	OUTNE					
SUBADR1	0x02	7 бит дополнительного адреса 1 (по умолчанию 1110001)								0			
SUBADR2	0x03	7 бит дополнительного адреса 2 (по умолчанию 1110010)								0			
SUBADR3	0x04	7 бит дополнительного адреса 3 (по умолчанию 1110100)								0			
ALLCALLADR	0x05	7 бит адреса общего вызова (по умолчанию 1110000)								0			
LED0_ON	L	0x06					младшие 8 бит				R/W	LED 0	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x07	0	0	0	FULL_ON	старшие 4 бита						
LED0_OFF	L	0x08					младшие 8 бит				R/W	LED 0	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x09	0	0	0	FULL_OFF	старшие 4 бита						
LED1_ON	L	0x0A					младшие 8 бит				R/W	LED 1	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x0B	0	0	0	FULL_ON	старшие 4 бита						
LED1_OFF	L	0x0C					младшие 8 бит				R/W	LED 1	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x0D	0	0	0	FULL_OFF	старшие 4 бита						
LED2_ON	L	0x0E					младшие 8 бит				R/W	LED 2	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x0F	0	0	0	FULL_ON	старшие 4 бита						
LED2_OFF	L	0x10					младшие 8 бит				R/W	LED 2	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x11	0	0	0	FULL_OFF	старшие 4 бита						
LED3_ON	L	0x12					младшие 8 бит				R/W	LED 3	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x13	0	0	0	FULL_ON	старшие 4 бита						
LED3_OFF	L	0x14					младшие 8 бит				R/W	LED 3	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x15	0	0	0	FULL_OFF	старшие 4 бита						
LED4_ON	L	0x16					младшие 8 бит				R/W	LED 4	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x17	0	0	0	FULL_ON	старшие 4 бита						
LED4_OFF	L	0x18					младшие 8 бит				R/W	LED 4	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x19	0	0	0	FULL_OFF	старшие 4 бита						
LED5_ON	L	0x1A					младшие 8 бит				R/W	LED 5	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x1B	0	0	0	FULL_ON	старшие 4 бита						
LED5_OFF	L	0x1C					младшие 8 бит				R/W	LED 5	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x1D	0	0	0	FULL_OFF	старшие 4 бита						
LED6_ON	L	0x1E					младшие 8 бит				R/W	LED 6	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x1F	0	0	0	FULL_ON	старшие 4 бита						
LED6_OFF	L	0x20					младшие 8 бит				R/W	LED 6	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x21	0	0	0	FULL_OFF	старшие 4 бита						
LED7_ON	L	0x22					младшие 8 бит				R/W	LED 7	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x23	0	0	0	FULL_ON	старшие 4 бита						
LED7_OFF	L	0x24					младшие 8 бит				R/W	LED 7	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x25	0	0	0	FULL_OFF	старшие 4 бита						
LED8_ON	L	0x26					младшие 8 бит				R/W	LED 8	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x27	0	0	0	FULL_ON	старшие 4 бита						
LED8_OFF	L	0x28					младшие 8 бит				R/W	LED 8	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x29	0	0	0	FULL_OFF	старшие 4 бита						
LED9_ON	L	0x2A					младшие 8 бит				R/W	LED 9	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x2B	0	0	0	FULL_ON	старшие 4 бита						
LED9_OFF	L	0x2C					младшие 8 бит				R/W	LED 9	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x2D	0	0	0	FULL_OFF	старшие 4 бита						
LED10_ON	L	0x2E					младшие 8 бит				R/W	LED 10	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x2F	0	0	0	FULL_ON	старшие 4 бита						
LED10_OFF	L	0x30					младшие 8 бит				R/W	LED 10	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x31	0	0	0	FULL_OFF	старшие 4 бита						
LED11_ON	L	0x32					младшие 8 бит				R/W	LED 11	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x33	0	0	0	FULL_ON	старшие 4 бита						
LED11_OFF	L	0x34					младшие 8 бит				R/W	LED 11	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x35	0	0	0	FULL_OFF	старшие 4 бита						
LED12_ON	L	0x36					младшие 8 бит				R/W	LED 12	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x37	0	0	0	FULL_ON	старшие 4 бита						
LED12_OFF	L	0x38					младшие 8 бит				R/W	LED 12	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x39	0	0	0	FULL_OFF	старшие 4 бита						
LED13_ON	L	0x3A					младшие 8 бит				R/W	LED 13	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x3B	0	0	0	FULL_ON	старшие 4 бита						
LED13_OFF	L	0x3C					младшие 8 бит				R/W	LED 13	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x3D	0	0	0	FULL_OFF	старшие 4 бита						
LED14_ON	L	0x3E					младшие 8 бит				R/W	LED 14	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x3F	0	0	0	FULL_ON	старшие 4 бита						
LED14_OFF	L	0x40					младшие 8 бит				R/W	LED 14	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x41	0	0	0	FULL_OFF	старшие 4 бита						
LED15_ON	L	0x42					младшие 8 бит				R/W	LED 15	количество тактов от 0 до 4095, до перевода выхода в состояние логической «1»
	H	0x43	0	0	0	FULL_ON	старшие 4 бита						
LED15_OFF	L	0x44					младшие 8 бит				R/W	LED 15	количество тактов от 0 до 4095, до перевода выхода в состояние логического «0»
	H	0x45	0	0	0	FULL_OFF	старшие 4 бита						

ALL_LED_ON	L	0xFA					младшие 8 бит				W	ALL LED	это не регистры, а адреса общей записи. значения, присваиваемые по этим адресам, записываются не в ALL_LED_ON, ALL_LED_OFF, а во все регистры LEDn_ON, LEDn_OFF соответственно
	H	0xFB	0	0	0	FULL_ON	старшие 4 бита						
ALL_LED_OFF	L	0xFC					младшие 8 бит				W	ALL LED	это не регистры, а адреса общей записи. значения, присваиваемые по этим адресам, записываются не в ALL_LED_ON, ALL_LED_OFF, а во все регистры LEDn_ON, LEDn_OFF соответственно
	H	0xFD	0	0	0	FULL_OFF	старшие 4 бита						
PRE_SCALE	0xFE	байт данных, от 3 до 255 (по умолчанию 00011110 – 0x1E – 30)								R/W	Предделитель	запись возможна только при установленном флаге SLEEP	
TEST_MODE	0xFF											зарезервировано	

При обращении к регистрам многобайтными пакетами (в одном пакете несколько байт данных), приращение адресов регистров происходит до 0x45 и 0xFF.

Особенности регистров LEDn_ON, LEDn_OFF, управляющих сигналами на выходах:

- каждый регистр занимает два адреса, т.к. содержит 12^м битное значение, соответствующее разрешению ШИМ (12 бит).
- вновь записанные значения в эти регистры применяются, когда выход должен перейти из «0» в «1» (по ранее указанным значениям регистров).
- не допускайте совпадения значений в регистрах LEDn_ON и LEDn_OFF, при сброшенных флагах FULL_ON и FULL_OFF, одного выхода.

(установлен – условие флага выполняется, сброшен – условие флага игнорируется)

Назначение битов и флагов:

- RESTART** Указывает на то, что была совершена перезагрузка (по умолчанию «0»).
Установка в «1» аппаратно, после выполнения перезагрузки, или перехода в режим энергосбережения без остановки любого из каналов ШИМ.
Сброс в «0» по инициативе пользователя (флаг сбрасывается при записи в него «1», запись «0» игнорируется).
- EXTCLK** Разрешает работу от внешнего источника тактирования (по умолчанию «0»).
Установка в «1» по инициативе пользователя (только при установленном флаге SLEEP).
Сброс в «0» осуществляется аппаратной или программной перезагрузкой (запись «0» игнорируется).
- AI** Разрешает авто инкремент при доступе к регистрам по шине I2C многобайтными пакетами (по умолчанию «0»).
Установка в «1» по инициативе пользователя.
Сброс в «0» по инициативе пользователя (обращение происходит только к регистру, адрес которого указан, без инкремента).
- SLEEP** Переводит контроллер в режим энергосбережения и отключает внутренний генератор (по умолчанию «1»).
Установка в «1» по инициативе пользователя.
Сброс в «0» по инициативе пользователя (только при сброшенном флаге EXTCLK), запускает внутренний генератор, выполнение занимает 500мкс.
- SUB1** Разрешает контроллеру реагировать на дополнительный адрес 1 шины I2C (по умолчанию «0»).
Установка в «1» по инициативе пользователя.
Сброс в «0» по инициативе пользователя.
- SUB2** Разрешает контроллеру реагировать на дополнительный адрес 2 шины I2C (по умолчанию «0»).
Установка в «1» по инициативе пользователя.
Сброс в «0» по инициативе пользователя.
- SUB3** Разрешает контроллеру реагировать на дополнительный адрес 3 шины I2C (по умолчанию «0»).
Установка в «1» по инициативе пользователя.
Сброс в «0» по инициативе пользователя.
- ALLCALL** Разрешает контроллеру реагировать на адрес общего вызова шины I2C (по умолчанию «1»).
Установка в «1» по инициативе пользователя.
Сброс в «0» по инициативе пользователя.
- INVRT** Инвертирует сигналы на выходах контроллера (по умолчанию «0»).
Установка в «1» по инициативе пользователя (рекомендуется при отсутствии внешних драйверов).
Сброс в «0» по инициативе пользователя.
- OCH** Разрешает применять значения записываемые в регистры управления выходами по команде ACK на шине I2C (по умолчанию «0»).
Установка в «1» по инициативе пользователя (значения применяются по сигналу ACK на шине I2C).
Сброс в «0» по инициативе пользователя (значения применяются по сигналу STOP на шине I2C).
- OUTDRV** Подключает выходы внутри чипа по схеме с каскадным выходом, предназначенной для подключения внешних драйверов (по умолчанию «1»).
Установка в «1» по инициативе пользователя (выходы внутри чипа подключены по схеме с каскадным выходом).
Сброс в «0» по инициативе пользователя (выходы внутри чипа подключены по схеме с открытым стоком).
- OUTNE** Значение определяющее поведение выходов, при наличии логической «1» на входе OE - выходы отключены (по умолчанию «00»).
Значение «00» на всех выходах устанавливается уровень логического «0»
Значение «01», при установленном флаге OUTDRV на всех выходах устанавливается уровень логической «1»
Значение «01», при сброшенном флаге OUTDRV на всех выходах устанавливается состояние высокого импеданса.
Значение «1X» на всех выходах устанавливается состояние высокого импеданса.
- FULL_ON** Устанавливает постоянный уровень логической «1» на соответствующем выходе (по умолчанию «0»).
Установка в «1» по инициативе пользователя (12^м битные значения соответствующих регистров LEDn_ON и LEDn_OFF игнорируются).
Сброс в «0» по инициативе пользователя.
- FULL_OFF** Устанавливает постоянный уровень логического «0» на соответствующем выходе (по умолчанию «1»). Имеет приоритет над флагом FULL_ON.
Установка в «1» по инициативе пользователя (12^м битные значения соответствующих регистров LEDn_ON и LEDn_OFF игнорируются).
Сброс в «0» по инициативе пользователя.

Основной адрес чипа:

Основной адрес чипа является 7^м битным числом от 64 до 127, это объясняется тем, что старший бит адреса является «1», а остальные 6 бит адреса соответствуют логическим уровням на входах A5...A0 чипа. Адрес предназначен для выбора устройства на шине I2C, для последующих операций чтения/записи. У входов A5...A0 нет внутренних подтягивающих резисторов, поэтому на каждый из них нужно подвести уровень логического «0» или «1».

Основной адрес должен быть уникальным, среди всех устройств, подключённых к шине.

Если на шине несколько чипов PCA9685, то не рекомендуется указывать в качестве основного адреса значения по умолчанию для регистров: ALLCALLADR, SUBADR1, SUBADR2, SUBADR3.

В модуле, все входы чипа A5...A0 прижаты к GND через резисторы 10 кОм (имеют уровни логических «0»), это значит, что адрес модуля равен 0x40. Для изменения адреса предусмотрены одноимённые площадки под перемычки, наличие которых переведёт соответствующий бит в «1».

1	A5	A4	A3	A2	A1	A0	R/W
---	----	----	----	----	----	----	-----

Основной адрес чипа на шине I2C.

Дополнительные адреса чипа:

Чип может иметь до 3^х дополнительных адресов, которые устанавливаются путём записи 7^м битных чисел в регистры SUBADR1, SUBADR2, SUBADR3.

Число записывается в старшие 7 бит регистра, младший бит регистра всегда равен «0» и не доступен для записи.

Дополнительные адреса действуют как основной, но могут совпадать у нескольких групп чипов на одной шине, что дает возможность передавать команды сразу группе ведомых чипов. Так как чипу доступны 3 дополнительных адреса, то он может находиться сразу в трех разных группах.

Для разрешения чипу реагировать на дополнительный адрес, необходимо установить соответствующий флаг SUB1, SUB2, SUB3.

Адреса общего вызова:

Адрес общего вызова это число, записываемое в старшие 7 бит регистра ALLCALLADR, младший бит регистра всегда равен «0» и не доступен для записи.

Адрес действует по аналогии с дополнительными адресами, но предназначен для всех чипов на шине, хотя и может использоваться как 4 группа.

Для разрешения чипу реагировать на адрес общего вызова, необходимо установить флаг ALLCALL.

Не рекомендуется указывать адреса, зарезервированные протоколом I2C:

- адреса 11110XX – используются устройствами с 10-битной схемой адресации;
- адрес 0000000 – предназначен для вызова всех устройств на шине;
- мастер-код 00001XX – указывает о желании мастера перевести шину в высокоскоростной HS-режим.

Предделитель:

Число в регистре PRE_SCALE служит для предварительного деления частоты источника тактирования (второй делитель, это разрешение ШИМ - 4096 тактов).

Так как разрешение ШИМ (4096 тактов) это константа, то именно значение предделителя устанавливает рабочую частоту ШИМ на всех выходах.

$$F_{PWM} = \frac{F_{OSC}}{4096 (PRE_SCALE+1)}$$

$$PRE_SCALE = \text{round} \left(\frac{F_{OSC}}{4096 F_{PWM}} \right) - 1$$

F_{OSC} частота источника тактирования в Гц
 F_{PWM} частота на выходах ШИМ в Гц
 PRE_SCALE значение предделителя

Управление модулем:

Изначально требуется определить какой установлен основной адрес модуля (при отсутствии перемычек для входов A5...A0, адрес модуля равен 0x40). Далее следует установить значения регистров: MODE1, MODE2, SUBADR1, SUBADR2, SUBADR3, ALLCALLADR и PRE_SCALE, для этого нужно определить:

- требуются ли для работы модуля дополнительные адреса и адрес общего вызова?
- если таковые адреса не нужны, то нужно сбросить соответствующие флаги SUB1, SUB2, SUB3 и ALLCALL;
- если таковые адреса нужны, то нужно записать их значения в регистр(ы) SUBADR1-3, ALLCALLADR и установить флаг(и) SUB1-3, ALLCALL;
- какая частота требуется на выходах ШИМ?
- требуемая частота устанавливается при помощи значения предделителя в регистре PRE_SCALE (см. раздел «Предделитель» на стр. 3);
- как будут подключены устройства к выходам модуля, напрямую или через драйверы?
- если устройства подключены через драйверы, то устанавливаем флаг OUTDRV (выходы внутри чипа будут подключены по схеме с каскадным выходом), если устройства подключены напрямую, то нужно сбросить флаг OUTDRV (выходы внутри чипа будут подключены по схеме с открытым стоком), схема с открытым стоком не только увеличивает мощность на выходах, но и защищает от перегрева светодиоды с интегрированными стабилизаторами;
- требуется ли инверсия сигналов на выходах модуля?
- если инверсия требуется, то устанавливаем флаг INVRT, иначе сбрасываем его;
- требуется ли доступ к регистрам многобайтными пакетами (в одном пакете несколько байт данных для более чем одного регистра)?
- если такой доступ нужен, то требуется установить флаг AL;
- по какому сигналу на линии I2C требуется записывать данные в регистры?
- если по сигналу ACK - устанавливаем флаг OCH, если по сигналу STOP - сбрасываем флаг OCH, установка флага OCH позволяет применять уже полученные данные, параллельно с загрузкой получаемых данных многобайтными пакетами;
- какое состояние на выходах требуется установить при наличии на входе ОЕ логической «1» (отключение всех выходов)?
- возможны три состояния (логический «0», логическая «1», или высокий импеданс) устанавливаются двумя битами OUTNE и состоянием флага OUTDRV;
- так как модуль не поддерживает подключение внешнего генератора, то сброшенный по умолчанию флаг EXTCLK нужно оставить без изменений;
- так как флаг SLEEP устанавливается по умолчанию, его надо сбросить (важно сбросить флаг SLEEP после записи значения в регистр PRE_SCALE).
- если установлен флаг RESTART, то он должен быть сброшен после сброса флага SLEEP, или вместе с ним (сброс флага RESTART осуществляется записью «1»).

Теперь требуется определить фазу и скважность сигнала на каждом выходе, записав соответствующие значения в регистры LEDn_ON, LEDn_OFF. Если установить флаги FULL_ON или FULL_OFF, то на выходе получим не импульсы, а постоянный логический уровень «1» или «0» соответственно. Для работы выходов требуется установить активный уровень на входе OE (уровень логического «0»). Также этот вход можно использовать для модуляции сигналов на выходе, подав на него меандр несущей частоты.

Аппаратный сброс (перезагрузка):

При включении питания чип удерживается в состоянии сброса (регистры устанавливаются в значения по умолчанию) до тех пор, пока V_{CC} не достигло V_{POR}. Для повторного сброса, состояние V_{CC} должно быть снижено до V_{POR} - 0,2 В.

Программный сброс (перезагрузка):

Программный сброс идентичен аппаратному (сбросу по включению питания), но инициируется не уровнем V_{CC}, а подачей команды «SWRST Call» по шине I2C. Команда «SWRST Call» подаётся одним пакетом: сигнал START, байт адреса (адрес 0x00, с битом R/W = 0), байт данных (значение 0x06), сигнал STOP. После байта адреса и байта данных, чип отвечает сигналом «ACK», если этого не произошло, или чип ответил «NACK», то сброс не будет инициирован.

ШИНА СВОБОДНА	ST	0	0	0	0	0	0	0	0	1	1	0	0	SP	ШИНА СВОБОДНА
	АДРЕС	0x00				RW	Δ	ЗНАЧЕНИЕ	0x06			Δ	SP		

Режим энергосбережения:

Перевод чипа в режим энергосбережения осуществляется установкой флага SLEEP, при этом отключается внутренний источник тактирования (25МГц). Значения регистров в режиме энергосбережения сохраняются.

Если установить бит SLEEP без остановки любого из каналов ШИМ, то после завершения цикла ШИМ будет установлен флаг RESTART.

Для выхода из режима энергосбережения: сбросьте флаг SLEEP и флаг RESTART (если он был установлен), подождите 500 мкс, все каналы ШИМ перезапустятся. Обратите внимание на то, что флаг RESTART сбрасывается путём записи в него логической «1».

Выход из режима энергосбережения возможен только при сброшенном флаге EXTCLK.